

技術者を応援する情報サイト



- ニュース一覧
- News Headline
- モバイル
- ブロードバンド・インタフェース
- デジタル家電
- Automotive Technology
- EDA Online
- 電子部品テクノロジー
- LSI 情報局
- Silicon Online
- 産業動向オブザーバ
- FPD International
- ものづくりとIT
- 組み込み開発
- 機械・メカトロニクス

HOME > EDA Online > SystemCとRTLの論理的等価性を検...

## EDA Online

強いLSIやボードを設計するための最新情報サイト

- ▼設計手法/ツール
- ▼テスト/周辺技術
- ▼アプリケーション
- ▼企業/市場動向

- 立ち読み可能! 日経エレクトロニクス発行書籍・CD-ROM案内ページ
- 技術者の仕事に役立つセミナー開催予定は「Tech-On!セミナー」で

# SystemCとRTLの論理的等価性を検証できるツールをCalypto社が開発, ASICの開発期間を短縮

2005/02/04 20:26

Keyword: ASIC C言語 / システム・レベル設計 / EDA / 動作合成 / 論理設計/機能検証



### MAKE IT YOUR ASIC



米Calypto Design Systems, Inc.は、LSI設計用の拡張C言語「SystemC」の記述と、SystemCの記述から動作合成ツールで生成したRTL (register transfer level) 記述との論理的等価性を検証するツールを開発した。2005年第2四半期に発売する。このツールを使うと、RTLの論理機能が元のSystemCと同一であることをテストベンチなしで検証できるので、LSIの開発期間を短縮できる。



Calypto社 President&CEOのDevadas Varma氏(左)と日本法人社長の鈴木英機氏(右)

一般に、SystemCなどを使った抽象レベルの高い記述をRTLに変換した場合、SystemCの動作レベル・シミュレーションとRTLのシミュレーションの結果が異なることがある。SystemCの記述ミスや動作合成ツールのバグなどがその原因だ。「特に、処理をパイプライン化した場合や、低消費電力化のために一部のブロックの周波数を



20  
「  
9  
Vi  
費  
術  
【  
子  
品  
(  
20  
S  
的  
ツ  
開  
閉  
20  
R  
ス  
ン  
A  
調  
設  
体

雑誌サイト

- 
- 
- 
- 

基板情報

- 情報データベース
- ▶ Tech-On! セミナー
  - ▶ イベント・カレンダー  
2月 | 3月 | 4月
  - ▶ Tech-On! 書店
  - ▶ 事故・リコール情報

基 ( [ : ~ リ ( 20 ド 可 一 が 「 能 「 出 英 30 で 20 「 底 レ --

- ▶ 技術者必携の用語集
- ▶ 新着ニュース・リリース
- ▶ ISOアクセスガイド
- ▶ 製品 & サービスガイド

ニュービジネスを生むナノテクの融合情報

**日経 ナノテクノロジー**

設計・製造応援企業ディレクトリ  
ものづくりソリューションモール

最新号の内容



2・i・æ;ÈÌÜ¼;

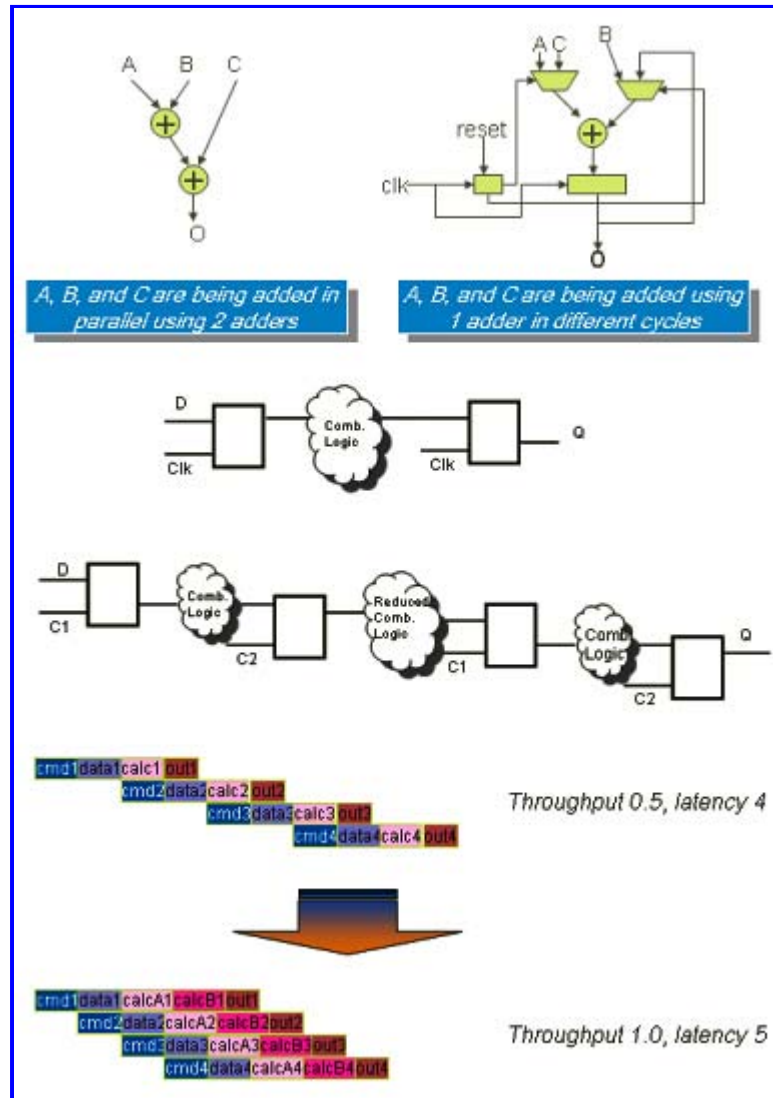
特集

YCYDYæY?;»°¶ÉÁÍÁæ  
 Y;¼;Y;¼;YÉæí;ÉY°Y6;YCYDY6  
 ;ÖSoC;Ësystem on a  
 chip;ËC40;óæÍíó±×Í;×;ÖYÐ  
 C½ASICæðÀ½Áæ;×;ÖMEMS  
 mechanical systems;Ëæð°  
 ÁÇæææ»ææÉ¼ðÁ÷À.»°;×;ÉÈÜ  
 æ  
 æ-Á°æóæÀ;ËµææËæææ´æ¶È10¼  
 æè;æ

- ▶ °Ç;¼æÌÜ¼;
  - ▶ YDYÁY~ YÉY6YD;¼
  - ▶ °Ç;¼ææð1ÉðÇæí
  - ▶ Áæ´ü¼ØÆÉæíæ;½æ¼ææß
- 
- ▶ µð»ñÍÁÀÁµá

低くするなどの処理を施した際に、動作の食い違いが起きやすくなる」(Calypto社 President&CEOのDevadas Varma氏)。RTLとゲート・レベルの論理的等価性を検証するツールは存在するものの、SystemCを使った抽象度が高い記述とRTLとの等価性を検証できるツールはこれまでなかったという。このため、ASICの設計者は両者の等価性をシミュレーションで膨大な時間をかけて検証せざるを得なかった。「このことが、システム・レベル設計の普及を遅らせる要因の1つとなっていた」(同氏)。同社が開発したツールを使えば、SystemCとRTLで等価性を「回路規模にもよるが、ほぼ一晩で」(同氏)証明できるという。検証のアルゴリズムについては明らかにしていない。

同ツールは、すでに国内1社、海外1社が試用しており、高い評価を得ているという。SystemCのほか、SystemVerilog記述とRTL記述との等価性を検証するツールも2005年中に発売する予定である。



Calypto社のツールでは、構造が異なっても論理機能の等価性を検証できるという。例えば、異なるリソース・シェアリング結果(上)、フリップフロップを超えたリタイミング(中央)、タイミングの異なるパイプライン(下)である。

浅川 直輝=日経エレクトロニクス

#### 関連記事

- ▶「その常識, もう通じません」, 国内IDM大手4社がSoC設計事例を披露 (2005/01/31)
- ▶IBM社のASICの顧客が, Magma社の論理合成ツールを利用可能に (2004/01/14)
- ▶「ストラクチャードASICで次のジャンプ」Synplicity社のCEOが語る (2004/07/21)
- ▶「2本立てには訳がある」, C言語入力合成ツールの英Celoxicalに聞く (2005/01/04)

- ▶「ただのコピーではありません」, 米AlteraがストラクチャードASICに本腰 (2005/01/25)
- ▶「SystemCを超えて」, 富士通がUML使うLSI設計サービス (2005/01/29)
- ▶【EDSF】「セルベースLSIはもう作れない。これからはストラクチャードASIC」2005年はさらに伸びる (2005/01/28)
- ▶「EDAツールがそろい, SystemVerilogが利用可能に」, 第1回ユーザー・フォーラム開催 (2005/01/27)
- ▶NECエレ, 短納期ASIC「ISSP」を拡充, 通信向けに3.125ギビット/秒のSerDesを内蔵 (2003/03/11)
- ▶沖電気, UMCとの統合CMOSプロセスを用いたASICを発表(発表資料要約) (2003/03/10)

#### 記事評価

この記事は参考になりましたか。  
※数値は、投票数を示しています。

とても参考になった

2

まあ参考になった

0

ならなかった

0

投票総数:2

#### 記事にコメントする

E-mail

このメール・アドレスは公開いたしません。編集部からご連絡が必要な場合にのみ使います。

コメント

※投稿されたコメントは、日経BP社の媒体において、読者からのコメントであることを明示した上で掲載・引用する場合があります。コメントの文章は掲載の際、表記などを修正させていただくことがあります。

[| サイトマップ](#) | [| このサイトについて](#) | [| Tech-On!の便利な使い方](#) | [| ご意見/ご感想・お問い合わせ](#) | [| 情報提供・プレスリリース](#) | [| 広告について](#) | [| スタッフ](#) | [| 著作権](#) | [| リンクについて](#) | [| 個人情報保護](#) | [| 環境方針](#) | [| 日経BP社へのお問い合わせ](#) |

**日経BP社**

Copyright 潤・1995-2005 Nikkei Business Publications, Inc. All rights reserved.

このページに掲載されている記事・写真・図表などの無断転載を禁じます。著作権は日経BP社、またはその情報提供者に帰属します。

