

ニュースリリース

詳細については、以下までお問い合わせください。

Calypto Design Systems, Inc.
Japan Marketing
山本 修作
shusaku@calypto.com

カリプト・デザイン・システムズ株式会社
電話: 045-470-2070
住所: 〒222-0033 横浜市港北区新横浜2-3-4
クレシェンドビル 9F

カリプト社、RTL での自動低電力化のための シーケンシャル電力最適化ソリューションを発表

*PowerPro CG は最大 60% の消費電力を削減し、設計チームにシステム・コストの
低減、設計期間の短縮、バッテリー駆動時間の延長などをもたらします。*

カリフォルニア州サンタクララ市 — 2007 年 3 月 26 日 — シーケンシャル・
アナリシス分野における技術リーダーである Calypto™ Design Systems Inc. (カリ
プト・デザイン・システムズ株式会社：横浜市港北区、社長 鈴木英機) は、本日、
PowerPro™ CG の製品出荷の発表を行いました。PowerPro CG は、早期顧客の設
計データにおいて、機能、面積、性能を保ったまま最大 60% の電力削減を達成しま
した。

PowerPro CG (PowerPro Clock Gating) は、レジスタ・トランスファ・レベル (RTL)において、シーケンシャル・アナリシス技術を適応することで、電力削減に必要なマイクロ・アーキテクチャ上の変更点を見つけ出し、消費電力を大幅に削減します。

論理合成可能な RTL デザインの動作シーケンスをクロック・サイクルの境界を超えて解析することで、PowerPro CG はクロック・ゲーティングで動的な電力消費が削減できる箇所を特定します。その後、自動的にそのために必要な論理回路を生成し、エラーが入り込みやすく、非常に時間のかかる今日の手作業による最適化に比べ、一貫して良質の結果を極めて短時間で提供します。

「RTL における消費電力の最適化は、PC グラフィックス、ビジュアル・コンピューティング、アプリケーション・プロセッサの分野における我々の高性能、低消費電力設計手法において重要です」と NVIDIA 社のハードウェア・エンジニアリング部門ダイレクターのダン・スミス氏(Dan Smith)は述べております。また、

「PowerPro CG は、RTL 設計者の手によって既に低消費電力最適化されたブロックが含まれるデザインにおいても、更にかなりの削減を行いました」と付け加えています。

組み合わせ回路技術に基づいた既存の電力削減ツールとは異なり、PowerPro CG はシーケンシャル・クロック・ゲーティングへの変更箇所を特定し、それを生成します。業界標準のライブラリ、タイミング制約やスイッチング情報のファイル・フォーマットをサポートすると共に、既存の設計フローと適合・連携することで、

PowerPro CG 上で達成した電力削減は、論理合成や配置配線ツールなどの下流ツールがもたらす最適化結果とは補完的な関係となり、それらの成果を累積することができます。

PowerPro 製品ファミリの紹介

PowerPro は、独自のシーケンシャル・アナリシス技術を基にした Calypto 社の最新の製品です。PowerPro CG のクロック・ゲーティングの能力は、電力最適化エンジンと、面積、タイミング、電力値を同時に見積もることができる解析エンジンの統合により提供されます。これにより様々なクロック・ゲーティングへの変換が可能になり、静的リークの増加を伴うことなく、動的な消費電力を削減します。

PowerPro CG は PowerPro ファミリで最初にリリースされた製品であり、特に RTL でのシーケンシャル・クロック・ゲーティングの自動化を目的に開発されています。

「PowerPro CG は、電子設計自動化(EDA)の市場において躍進的な製品である」と Calypto 社の CEO トム・サンドバル(Tom Sandoval) は述べています。また「我々の顧客のために実現可能な最も低い消費電力を達成することは、競合上において真の優位性をもたらすことを意味する。RT レベルでのシーケンシャル・クロック・ゲーティングは、それを達成するための重要なステップと言える」と付け加えています。

出荷時期と価格

PowerPro は、即日出荷が可能で、PC-Linux プラットフォーム上で動作します。より詳細の情報は、カリプト社のウェブサイト <http://www.calypto.com>、もしくは Mitch Dale (Product Marketing; mdale@calypto.com)、山本修作 (日本担当マーケティング; shusaku@calypto.com) までご連絡ください。

カリプト社について

2002 年設立の Calypto Design Systems, Inc. は、システム・レベル設計と RTL 設計との間のギャップを埋め、SoC 設計部門が、何百万ドルもの設計費用を節約したり、シリコンの再設計を回避することを可能にします。当社は、世界中の先進的な半導体企業、およびシステム企業にソフトウェア製品を提供しています。株式未公開の当社は、Cipio Partners、JAFECO Ventures、Tallwood Venture Capital および Walden International から資金提供を受けています。当社は、ケイデンス社のコネクション・プログラム、IEEE Standards Association (IEEE-SA)、Open SystemC Initiative (OSCI)、シノプシス社の SystemVerilog Catalyst Program、メンター・グラフィックス社の OpenDoor Program のメンバーです。

本社所在地は、2933 Bunker Hill Lane, Suite 202, Santa Clara, Calif. 95054, U.S.A.、電話: (408) 850-2300、ファクシミリ: (408) 850-2301、Email: info@calypto.com。当社に関する詳細な情報については、<http://www.calypto.com> をご覧ください。

###

Calypto, PowerPro and SLEC are trademarks of Calypto Design Systems Inc. Other products and company names may be trademarks or registered trademarks of their respective companies.