

ニュースリリース

カリプト社、フォルテ社と共同で 最先端の SystemC デザイン・フローを開発

システムレベル設計と検証ソリューションにより
コンシューマー・エレクトロニクス、マルチメディア用
SOC アプリケーション開発の競争力を強化できます

カリフォルニア州サンタクララー2008年10月22日ー3年以上の共同開発
によって、カリプト・デザイン・システムズ社とフォルテ・デザイン・システムズ社
は、検証とインプリメンテーションを包括する最先端の SystemC デザイン・フロ
ーを開発しました。これによって、コンシューマー・エレクトロニクスとマルチ
メディアの電子機器メーカーは生産性と設計品質の向上を図ることができます。

カリプト社の SLEC System-HLS 等価性検証ツールとフォルテ社の
Cynthesizer SystemC 合成ツールとのシームレスな統合は、SystemC からレジス
タ・トランスファ・レベル(RTL)までの完全なデザイン・フローを提供します。こ
の最先端のシステム・レベル・ソリューションが、数百万ゲート規模の複雑なシス
テム・オン・チップ(SOC) 設計を行っている日本最大級の電子機器メーカーの一社
によって立証されました。

両社の製品は、ユーザーが独自に定義したインターフェース仕様や外部メモリとのインターフェースに加え、固定小数点データ型式などのような複雑な設計要件を満たすために多くの SystemC 設計事例を用いて広範囲にわたる統合が行われました。この最先端の SystemC デザイン・フローでは、設計者が、機能、インターフェース、およびタイミングをシステム・レベルで指定することができ、かつ合成された RTL をそれらに基づいて検証することを可能にします。ハイ・レベル合成前におけるシステム・レベル・モデルのリファインメント期間において、SLEC System-HLS は、リファレンス・モデルと合成結果を意識して最適化された SystemC モデル間の等価性を検証し、さらに Cynthesizer から生成された RTL コードについても包括的に検証します。

カリプト社の最高経営責任者(CEO)のトム・サンドバルは次のように述べています。「日本の SOC 設計チームは、SystemC 設計手法を広めていくことによって、常に新しい世界を切り開いています。カリプト社とフォルテ社の製品を統合した最先端の SystemC デザイン・フローは、複雑なコンシューマー・エレクトロニクスとマルチメディア用 SOC の開発において業界一の設計生産性を可能にします。」

一方、フォルテ社の CEO 兼社長のショーン・ダート氏は次のように述べています。「ハイ・レベル合成は、タイム・トゥ・マーケットの点で非常に大きな

利点を世界中の SOC 設計チームに提供しています。シーケンシャル・ロジック等
価性検証と統合することで、設計者は業界標準の SystemC をによる ESL デザイ
ン・フローを用いて生産性と信頼性をさらに改善することができます。」

シーケンシャル・アナリシス技術のリーダーであるカリプト社は 10 月 31
日（金）に新横浜で開催されるフォルテ社ユーザ・グループ・ミーティングにて、
この先端 SystemC ソリューションのデモを行います。詳細に関しては、フォル
テ社のホームページをご覧ください。www.ForteDS.co.jp

SLEC に関して

SLEC System-HLSは、ハイ・レベル合成(HLS)ツールから生成されたRTLを
検証します。また機能検証セットアップを自動化し、HLS言語の拡張をサポート
することによって、HLSデザインフローと堅く統合されています。 SLEC
System-HLSは、テストベンチを書かずに、あるいはシミュレーションを走らせ
ずに、SystemCとRTL間の検証をおこないます。 SLEC System-HLSは、SLEC
System、SLEC RTL、およびSLEC CGを含むカリプト社の実績のあるSLEC製品
ファミリーの一製品です。

Cynthesizer に関して

フォルテの先進的な SystemC 動作合成技術により、実設計で通用する品質の RTL を 1/10 の時間で実現し、下流工程でのタイミング・クロージャの問題を低減することができます。Cynthesizer は高位レベルの SystemC 記述を使用することで、設計者によるカスタム・インターフェイスの使用や、高度なアーキテクチャ要求を満たす設計を可能にします。Cynthesizer を使用すると、コード変更を行うことなく、自動的に新しい動作周波数とプロセス・テクノロジーにリターゲットすることができ、RTL では不可能であるとされてきた高レベルの再利用が実現されます。Cynthesizer は、待ち望まれていた、実用的かつシリコン化の実績がある高位レベル ソリューションです。

カリプト社について

2002年設立の米国カリプト・デザイン・システムズ社はその特許のシーケンシャル・アナリシス技術に基づいたクラス最良の消費電力最適化と機能検証ソフトウェアを提供することによって、設計者が高品質かつ低消費電力の電子システムを作り出すことを可能にします。

カリプト社はフォーチュン500社に入る顧客を全世界に持ち、また、ケイデンス社のコネクション・プログラム、IEEE-SA、シノプシス社のSystemVerilog Catalyst Program、メンター・グラフィックス社のOpenDoor Program、Si2 のメンバ

ーで、パワー・フォワード・イニシアティブに積極的に参加しています。

カリプト社は現在、ヨーロッパ、インド、日本、それに北米の各地域に拠点を持ちます。カリプト社の本社所在地は、2933 Bunker Hill Lane, Suite 202, Santa Clara, Calif. 95054. 電話: (408) 850-2300 です。詳しくはカリプト社のホームページ

www.calypto.com をご覧ください。

フォルテ・デザイン・システムズ社について

フォルテ・デザイン・システムズは抽象度の高い設計を可能にするソフトウェア製品を提供する先端企業です。フォルテの革新的な高位レベル合成技術により、設計チームはASIC、FPGA、SoC を使ってアルゴリズム デザインから複雑な電子システムを開発し、設計および検証に要する時間を大幅に削減することができます。フォルテ本社住所は、100 Century Center Court, Suite 100, San Jose, CA 95112。詳しくはフォルテのホームページwww.ForteDS.com をご参照ください。

本発表に関する詳細については、以下までお問い合わせください。

カリプト・デザイン・システムズ株式会社
マーケティング
山本 修作

電話: 045-470-2070
Email: shusaku@calypto.com
FAX: 045-470-2079
住所: 〒222-0033 横浜市港北区新横浜2-3-4
クレシェンドビル 9F

###

*Calypto、PowerPro、SLEC、およびEnabling ESLはカリプト・デザイン・システムズ社の商標です。
その他の製品名および会社名はそれぞれの会社の商標または登録商標である場合があります。*