

NEWS RELEASE

発表日まで情報開示を控えていただきますようお願いいたします

詳細については、以下までお問い合わせください。

カリプト・デザイン・システムズ株式会社
マーケティング
山本 修作

電話: 045-470-2070
Email: shusaku@calypto.com
FAX: 045-470-2079
住所: 〒222-0033 横浜市港北区新横浜2-3-4
クレシェンドビル 9F

STARC がカリプトの PowerPro CG を用いて SoC 設計における消費電力を削減 *PowerPro CG が RTL 電力最適化用途で STARC メンバー企業への推奨をうける*

神奈川県横浜市 – 2008 年 2 月 18 日 - シーケンシャル・アナリシス技術で

業界をリードするカリプト・デザイン・システムズ株式会社(以下「カリプト社」)

は、本日、株式会社半導体理工学研究センター (以下「STARC」) が、カリプト

社の PowerPro™ CG を採用したことを発表しました。日本の主な半導体関連民

間企業により設立された STARC は、RTL における電力最適化用途のために、

PowerPro CG を STARC メンバー企業に推奨します。

「RTL デザインを読み込み、機能的に等価でかつ相当低電力化された

RTL を出力する PowerPro CG の機能は、非常に魅力的です。」と STARC 執行

役員、開発第一部長の西口 信行氏は述べています。「我々は、カリプト社独自のシーケンシャル・アナリシスに基づき自動化された RTL 電力最適化技術が、従来技術よりも更に多くのクロック・ゲーティング適応箇所を見つけ、設計/最適化期間を短縮することを確認しました。」

PowerPro CG は、RTL 記述中のクロック・サイクルの枠を超え、順序回路の動作解析を行うことで、従来からの組み合わせ論理の解析に基づくクロック・ゲーティング・ツールよりも非常に多くのレジスタでクロック・ゲーティングができ、かつより長いサイクル期間でそれを維持することができます。PowerPro CG は、自動的にシーケンシャル・クロック・ゲーティングのイネーブル条件(クロック・サイクルを超えてゲーティングができる条件)を探し出し、それに必要な論理を論理合成可能な RTL 中に直接的に挿入します。STARC は、マルチメディア向けの信号処理デザインを用いて PowerPro CG を詳細に評価しました。その結果、対象回路の論理合成可能な部分において PowerPro CG を用いて最適化した RTL と、用いなかった元の RTL と比較した場合、レジスタパワーとクロックパワーについて約 20%の電力削減を行うことができました。これらの結果は、

双方とも既存の低電力向け論理合成後にゲートレベルにおいて計測されたものです。

「自動化された RTL の消費電力最適化ツールには確実なニーズがあります。」とカリプト社 代表取締役社長、鈴木 英機は述べています。更に

「STARC での結果が示すように、カリプト社の PowerPro CG は相当に電力を抑えることができ、かつ設計チームが電力最適化にかかる労力を削減します。」と付け加えています。

PowerPro CG は、レジスタ・トランスファ・レベル (RTL)においてシーケンシャル・アナリシスを適応することで、低電力回路となるマイクロ・アーキテクチャ的な最適解を見つけ出し、劇的に消費電力を削減します。PowerPro CG は、これまでに複数のアプリケーション分野において、若干の、あるいはまったくタイミングや面積への影響を与えることなく、10%から 60%の電力削減結果を示してきました。間違いを起こしやすく、かつ時間を浪費する手作業に比べ、RTL の電力削減を自動化することで、PowerPro CG は常に良い結果を比較にならないほどの短時間で提供します。

カリプト・デザイン・システムズ(株)について

カリプト・デザイン・システムズ(株)は、米国 Calypto Design Systems, Inc. の 100%出資の日本法人として 2005 年に横浜市新横浜に設立されました。2002 年設立の Calypto™ Design Systems, Inc. は、システム・レベル設計と RTL 設計との間のギャップを埋め、SoC 設計部門が、何百万ドルもの設計費用を節約したり、シリコンの再設計を回避することを可能にします。当社は、世界中の先進的な半導体企業、およびシステム企業にソフトウェア製品を提供しています。株式未公開の当社は、Cipio Partners、JAFCO Ventures、Tallwood Venture Capital および Walden International から資金提供を受けています。当社は、ケイデンス社のコネクション・プログラム、IEEE Standards Association (IEEE-SA)、Open SystemC Initiative (OSCI)、シノプシス社の SystemVerilog Catalyst Program、メンター・グラフィックス社の OpenDoor Program のメンバーです。

カリプト社所在地は、神奈川県横浜市新横浜 2-3-4 クレシェンドビル 9F、電話 045-470-2070 です。米国本社所在地は、2933 Bunker Hill Lane, Suite 202, Santa Clara, Calif. 95054, U.S.A.、電話: (408) 850-2300 です。当社に関する詳細な情報については、www.calypto.com をご覧ください。

(株)半導体理工学研究センターについて

(株)半導体理工学研究センター(STARC)は、平成 7 年 12 月に日本の半導体メーカー 11 社の出資で設立され、国内大学の半導体関連研究基盤を拡大する

ため、大学と半導体産業界との共同研究を推進するとともに、SoC 設計技術者育成、SoC 設計効率向上を目指した設計基盤技術の共同開発、90nm LSI 試作シャトルサービス (☆Shuttle スターシャトル R) の運営などを行っています。さらに、活動成果を出資企業へ移転しその事業に寄与するとともに、技術標準として公開あるいはパートナー企業へライセンス供与して製品化し、日本の半導体産業の競争力向上に貢献しています。詳しくは STARC のホームページ (www.starc.or.jp) をご覧下さい。

Calypto, PowerPro, SLEC and Enabling ESL are trademarks of Calypto Design Systems Inc. Other products and company names may be trademarks or registered trademarks of their respective companies.